



(19)

(11) Publication number: 2000012821 A

Generated Document

PATENT ABSTRACTS OF JAPAN

(21) Application number: 10180381

(51) Int. Cl.: H01L 27/146 H04N 5/335

(22) Application date: 26.06.98

(30) Priority:

(43) Date of application
publication: 14.01.00

(71) Applicant: TOSHIBA CORP

(84) Designated
contracting states:

(72) Inventor: SEKINE KOICHI

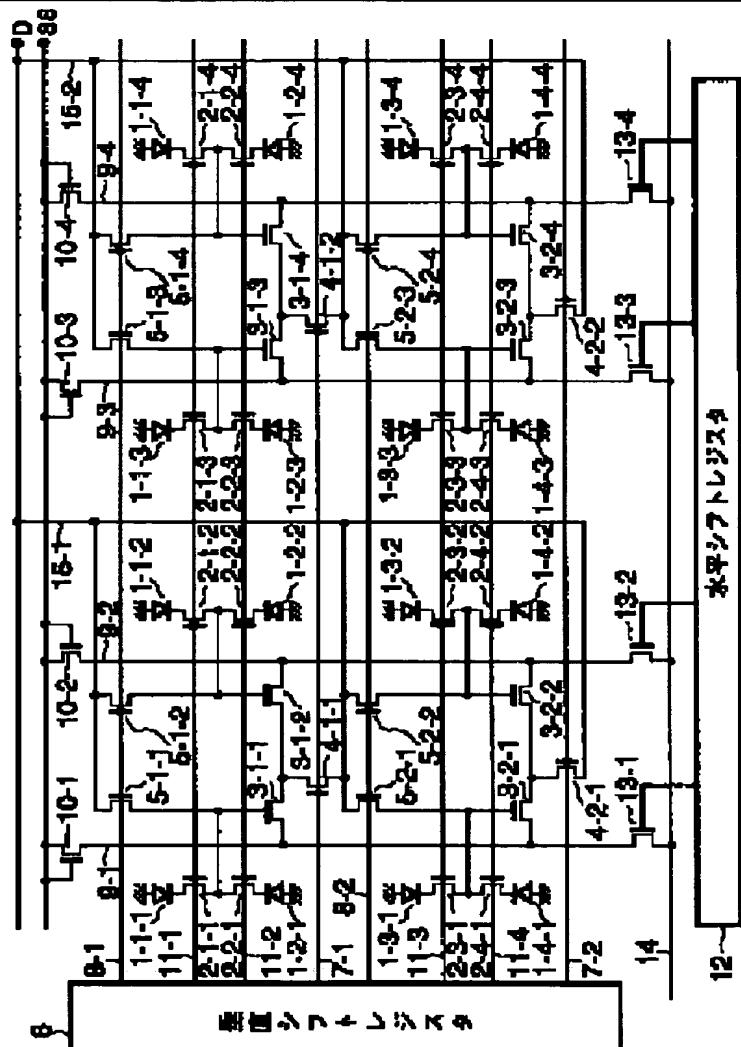
(74) Representative:

(54) SOLID-STATE IMAGE
PICKUP DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a solid-state image pickup device which is capable of being made high in integration and high in sensitivity by a method, wherein the capacity of the transmitted signal charge from photodiodes is reduced by making smaller the unit cell containing the photodiodes which include photosides.

SOLUTION: A photoelectric converter arranged in two dimensional matrix mode on a semiconductor substrate comprises first and second photoelectric conversion means containing photodiodes 1-1-1, 1-2-1, 1-1-2, 1-2-2 and transfer transistors 2-1-1, 2-2-1, 2-2-2, 2-2-2 for transferring the detection signals from these photodiodes and amplifying transistors amplifying the detection signals. Then, a perpendicular selecting transistor 4-1-1 for selecting the first and the second photoelectric converting means as well as a drain line connected to the drains of reset transistors 5-1-1, 5-1-2 are commonly used for reading out the detection signals of the first and second photoelectric converting means.



COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-12821

(P2000-12821A)

(43) 公開日 平成12年1月14日 (2000.1.14)

(51) Int.Cl.⁷

H 01 L 27/146
H 04 N 5/335

識別記号

F I

H 01 L 27/14
H 04 N 5/335

テマコト[®] (参考)

A 4 M 1 1 8
E 5 C 0 2 4

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号

特願平10-180381

(22) 出願日

平成10年6月26日 (1998.6.26)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 関根 弘一

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

Fターム(参考) 4M118 AA01 BA14 CA02 DD09 FA06

FA42

5C024 AA01 CA12 FA01 CA01 GA31

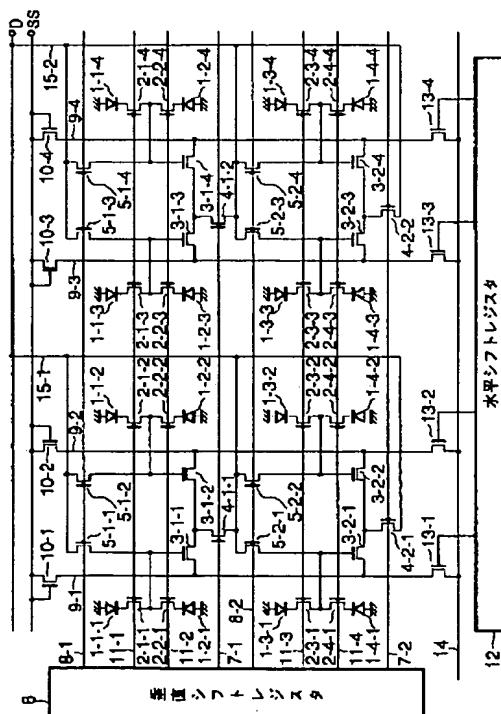
GA41 HA10 JA04

(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【課題】 フォトダイオードを含む単位セルを縮小化してフォトダイオードから転送される信号電荷の転送先の容量を小さくすることにより、高集積化及び高感度化が可能な固体撮像装置を提供する。

【解決手段】 半導体基板上に行列2次元状に配置される光電変換部は、フォトダイオード1-1-1、1-2-1、1-1-2、1-2-2 及びこれらフォトダイオードの検出信号を転送する転送用トランジスタ2-1-1、2-2-1、2-1-2、2-2-2 と、前記検出信号を增幅する増幅用トランジスタ3-1-1、3-1-2とを含む第1、第2の光電変換手段からなる。そして、行方向の前記第1、第2の光電変換手段を選択する垂直選択用トランジスタ4-1-1 及びリセットトランジスタ5-1-1、5-1-2 のドレインに接続されるドレイン線が、前記第1の光電変換手段及び第2の光電変換手段の検出信号を読み出すために共通に利用される。



【特許請求の範囲】

【請求項1】 光電変換部を備えた単位セルを半導体基板上に行列2次元状に配置してなる増幅型のMOSイメージセンサを用いた固体撮像装置において、

前記光電変換部は、フォトダイオード及びこのフォトダイオードの検出信号を転送する転送用トランジスタと、前記検出信号を増幅する増幅用トランジスタとを含む第1、第2の光電変換手段からなり、

行方向の前記第1、第2の光電変換手段を選択する垂直選択用トランジスタ及びリセットトランジスタのドレインに接続され、前記第1の光電変換手段及び第2の光電変換手段の前記検出信号を読み出すために共通に利用されるドレイン線を具備することを特徴とする固体撮像装置。

【請求項2】 光電変換部を備えた単位セルを半導体基板上に行列2次元状に配置してなる増幅型のMOSイメージセンサを用いた固体撮像装置において、

前記光電変換部は、フォトダイオード及びこのフォトダイオードの検出信号を転送する転送用トランジスタと、前記検出信号を増幅する増幅用トランジスタとを含む第1、第2の光電変換手段からなり、

読み出しを行う行を選択する垂直選択手段と、

前記垂直選択手段により選択された行に相当する前記光電変換手段の検出信号を読み出す、列方向に配置された複数の垂直信号線と、

前記垂直選択手段により選択された行に相当する前記第1、第2の光電変換手段の検出信号の読み出しを行うための垂直選択用トランジスタ及びリセットトランジスタのドレインに接続されたドレイン線と、

行方向に配置された水平信号線に前記垂直信号線から前記検出信号を順次読み出すための水平選択トランジスタとを具備し、

前記ドレインラインは、前記第1、第2の光電変換手段に対して1つ設けられ、前記第1の光電変換手段及び第2の光電変換手段の前記検出信号を読み出すために共用して利用されることを特徴とする固体撮像装置。

【請求項3】 前記第1、第2の光電変換手段は、それそれに2組のフォトダイオード及びこのフォトダイオードの検出信号を転送する転送用トランジスタと、前記検出信号を増幅する増幅用トランジスタを有することを特徴とする請求項1または2に記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、増幅型のMOSイメージセンサを用いた固体撮像装置に関するものである。

【0002】

【従来の技術】 近年、固体撮像装置の一つとして、増幅型のMOSイメージセンサを用いた固体撮像装置が提案されている（例えば、特願平8-53220号等）。図

3は、従来の増幅型のMOSイメージセンサを用いた固体撮像装置の構成を示す回路図である。

【0003】 従来の固体撮像装置には、図3に示すように、上下方向に隣接して配置されたフォトダイオード21-1-1、21-2-1、これらフォトダイオードにより検知された検知信号を転送する転送トランジスタ22-1-1、22-2-1、これら転送トランジスタにより転送された検知信号を増幅する増幅トランジスタ23-1-1、この増幅トランジスタにより増幅された前記検知信号を読み出すためのラインを選択する垂直選択トランジスタ24-1-1、前記検知信号の電荷をリセットするリセットトランジスタ25-1-1からなる単位セルが配置されている。

【0004】 同様に図3に示すように、フォトダイオード21-1-2、21-2-2、…、21-3-3、21-4-3、転送トランジスタ22-1-2、22-2-2、…、22-3-3、22-4-3、増幅トランジスタ23-1-2、…、23-2-3、垂直選択トランジスタ24-1-2、…、24-2-3、及びリセットトランジスタ25-1-2、…、25-2-3により複数の単位セルが形成され、これら単位セルが行列2次元状に配置されている。

【0005】 なお、図3では、前記単位セルが2（行）×3（列）に、つまり、フォトダイオードが4（行）×3（列）個に配置された場合を示したが、実際にはこれより多数の単位セルが配置されている。

【0006】 また、垂直シフトレジスタ26から水平方向に配線されている水平アドレス線27-1、27-2は前記垂直選択トランジスタ24-1-1、24-1-2、…、24-2-3のゲートに接続され、検知信号を読み出すラインを決定する。同様に、垂直シフトレジスタ26から水平方向に配線されているリセット線28-1、28-2は前記リセットトランジスタ25-1-1、25-1-2、…、25-2-3のゲートに接続されている。

【0007】 前記増幅トランジスタ23-1-1、23-1-2、…、23-2-3のソースは垂直方向に配線された垂直信号線29-1、29-2、29-3に接続され、この垂直信号線の一端には負荷トランジスタ30-1、30-2、30-3が設けられている。また、前記転送トランジスタ22-1-1、22-1-2、…、22-4-3のゲートには、転送線31-1、31-2、31-3、31-4が接続されている。さらに、前記垂直信号線29-1、29-2、29-3の他端には、水平シフトレジスタ32から供給される選択パルスにより駆動される水平選択トランジスタ33-1、33-2、33-3を介して、水平信号線34が接続されている。

【0008】 前記垂直選択トランジスタ24-1-1、24-1-2、…、24-2-3、及びリセットトランジスタ25-1-1、25-1-2、…、25-2-3のドレインには、ドレインライン35-1、35-2、35-3が接続されている。なお、通常、前記転送線31-1、31-2、…、31-4の他端には、図示しないノイズキャンセラ回路が設けられている。

【0009】 このように、図3に示す従来の固体撮像装置では、上下方向に隣接するフォトダイオード21-1-1

、21-2-1 及びそれに付随する転送トランジスタ22-1-1、22-2-1の対を1ユニットとし、増幅トランジスタ23-1-1、垂直選択トランジスタ24-1-1、及びリセットトランジスタ25-1-1 を共通化し、集積度を高めている。すなわち、1ユニットセル内にフォトダイオードが2個設けられ、トランジスタが5個、さらに垂直信号線9-1 とドレイン線15-1の2本が設けられている。

【0010】

【発明が解決しようとする課題】前述した従来の固体撮像装置の問題点について図4を用いて説明する。図4は、従来の固体撮像装置における1ユニットセルのレイアウトを示す図である。図4において、図3と共通するものには同じ符号を付し、符号の後ろの括弧内の記号はS:ソース、D:ドレイン、G:ゲートを意味している。

【0011】フォトダイオード対をなすフォトダイオード21-1-1、21-2-1の間には、転送トランジスタ22-1-1、22-2-1のゲート22-1-1(G)、22-2-1(G) が配置され、これらゲート22-1-1(G)、22-2-1(G) の間には共通のドレイン22-1-1(D)、22-2-1(D)が配置されている。さらに、前記フォトダイオード対(21-1-1、21-2-1)と、そ

$$C_t \doteq CFJ + CG + CRS(S)$$

ここで、CFJは転送トランジスタ22-1-1、22-2-1の共通ドレインの容量、CGは増幅トランジスタ23-1-1のゲートの容量、CRS(S)はリセットトランジスタ25-1-1のソースの容量、C(FJ-G)は転送トランジスタ22-1-1、22-2-1の共通ドレインから増幅トランジスタ23-1-1のゲートまでの配線容量、C(FJ-RS)は転送トランジスタ22-1-1、22-2-1の共通ドレインからリセットトランジスタ25-1-1のソースまでの配線容量である。

【0014】この静電容量Ct が大きくなると、フォトダイオード21-1-1、21-2-1から転送された信号電荷が一定量の場合、電位変動量が小さくなってしまい、この部分が素子中に1ヶ所しかなく最適化する余地の大きいCCD型の固体撮像装置に比べて、高感度化ができず著しく不利となる。

【0015】そこで本発明は、前記課題に鑑みてなされたものであり、増幅型のMOSイメージセンサを用いた固体撮像装置において、フォトダイオードを含む単位セルを縮小化してフォトダイオードから転送される信号電荷の転送先の容量を小さくすることにより、高集積化及び高感度化が可能な固体撮像装置を提供することを目的とする。

【0016】

【課題を解決するための手段】前記目的を達成するため、本発明に係る固体撮像装置は、光電変換部を備えた単位セルを半導体基板上に行列2次元状に配置してなる増幅型のMOSイメージセンサを用いた固体撮像装置であって、前記光電変換部が、フォトダイオード及びこのフォトダイオードの検出信号を転送する転送用トランジ

の水平方向に隣接するフォトダイオード対(21-1-2、21-2-2)との間には、増幅トランジスタ23-1-1(G)、23-1-1(S)、23-1-1(D)、垂直選択トランジスタ24-1-1(G)、24-1-1(S)、24-1-1(D)、及びリセットトランジスタ25-1-1(G)、25-1-1(S)、25-1-1(D)が配置されている。

【0012】よって、前記フォトダイオード対(21-1-1、21-2-1)と、その水平方向に隣接するフォトダイオード対(21-1-2、21-2-2)との間には、2つの素子分離領域が必要である。すなわち、水平方向のフォトダイオード間のピッチPh は、

$$Ph \doteq WPD + 2WISO + WG \dots (3)$$

ここで、WPDはフォトダイオード幅、WISOは素子分離領域幅、WG はトランジスタゲート幅であり、これらにより水平方向のピッチPh は概略決定される。前記素子分離領域幅WISO は、通常 $1.0 \mu m$ 程度の値になり、素子分離領域幅の2倍の領域が必要であることは素子の高集積化の点で不利となる。

【0013】また、図4に示すレイアウトでは、増幅率20を決定するフォトダイオード21-1-1、21-2-1から転送される信号電荷の充電すべき静電容量Ct は、

$$+ C(FJ-G) + C(FJ-RS) \dots (4)$$

又と、前記検出信号を増幅する増幅用トランジスタとを含む第1、第2の光電変換手段からなり、行方向の前記第1、第2の光電変換手段を選択する垂直選択用トランジスタ及びリセットトランジスタのドレインに接続され、前記第1の光電変換手段及び第2の光電変換手段の前記検出信号を読み出すために共通に利用されるドレン線とを具備する。

【0017】また、本発明に係る固体撮像装置は、光電変換部を備えた単位セルを半導体基板上に行列2次元状に配置してなる増幅型のMOSイメージセンサを用いた固体撮像装置であって、前記光電変換部が、フォトダイオード及びこのフォトダイオードの検出信号を転送する転送用トランジスタと、前記検出信号を増幅する増幅用トランジスタとを含む第1、第2の光電変換手段からなり、読み出しを行う行を選択する垂直選択手段と、前記垂直選択手段により選択された行に相当する前記光電変換手段の検出信号を読み出す、列方向に配置された複数40の垂直信号線と、前記垂直選択手段により選択された行に相当する前記第1、第2の光電変換手段の検出信号の読み出しを行うための垂直選択用トランジスタ及びリセットトランジスタのドレインに接続されたドレン線と、行方向に配置された水平信号線に前記垂直信号線から前記検出信号を順次読み出すための水平選択トランジ

スタとを具備し、前記ドレンラインが、前記第1、第2の光電変換手段に対して1つ設けられ、前記第1の光電変換手段及び第2の光電変換手段の前記検出信号を読み出すために共用して利用されることを特徴とする。

【発明の実施の形態】以下、図面を参照してこの発明の実施の形態について説明する。図1は、この発明の実施の形態のMOS型イメージセンサを用いた固体撮像装置の構成を示す回路図である。

【0019】この固体撮像装置には、図1に示すように、上下方向に隣接して配置されたフォトダイオード1-1-1、1-2-1、これらフォトダイオードにより光電変換された検知信号を転送する転送トランジスタ2-1-1、2-2-1、これら転送トランジスタにより転送された検知信号を増幅する増幅トランジスタ3-1-1、この増幅トランジスタにより増幅された前記検知信号を読み出すためのラインを選択する垂直選択トランジスタ4-1-1、前記検知信号の電荷をリセットするリセットトランジスタ5-1-1からなる単位セルが配置されている。

【0020】同様に図1に示すように、フォトダイオード1-1-2、1-2-2、…、1-3-4、1-4-4、転送トランジスタ2-1-2、2-2-2、…、2-3-4、2-4-4、増幅トランジスタ3-1-2、…、3-2-4、垂直選択トランジスタ4-1-2、…、4-2-2、及びリセットトランジスタ5-1-2、…、5-2-4により複数の単位セルが形成され、これら単位セルが行列2次元状に配置されている。

【0021】なお、図1では、前記単位セルが2(行)×4(列)に、つまり、フォトダイオードが4(行)×4(列)個に配置された場合を示したが、実際にはこれより多数の単位セルが配置されている。

【0022】また、垂直シフトレジスタ6から水平方向に配線されている水平アドレス線7-1は前記垂直選択トランジスタ4-1-1、4-1-2のゲートに接続され、水平アドレス線7-2は前記垂直選択トランジスタ4-2-1、4-2-2のゲートに接続されている。前記水平アドレス線7-1、7-2は、前記検知信号を読み出すラインを決定する。同様に、垂直シフトレジスタ6から水平方向に配線されているリセット線8-1は前記リセットトランジスタ5-1-1、5-1-2、5-1-3、5-1-4のゲートに接続され、リセット線8-2は前記リセットトランジスタ5-2-1、5-2-2、5-2-3、5-2-4のゲートに接続されている。

【0023】前記増幅トランジスタ3-1-1、3-2-1のソースは垂直方向に配線された垂直信号線9-1に接続され、この垂直信号線9-1の一端には負荷トランジスタ10-1が設けられている。増幅トランジスタ3-1-2、3-2-2のソースは垂直方向に配線された垂直信号線9-2に接続され、この垂直信号線9-2の一端には負荷トランジスタ10-2が設けられる。同様に、増幅トランジスタ3-1-3、3-2-3のソースは垂直方向に配線された垂直信号線9-3に接続され、この垂直信号線9-3の一端には負荷トランジスタ10-3が設けられる。さらに、増幅トランジスタ3-1-4、3-2-4のソースは垂直方向に配線された垂直信号線9-4に接続され、この垂直信号線9-4の一端には負荷トランジスタ10-4が設けられている。

【0024】前記転送トランジスタ2-1-1、2-1-2、2-

1-3、2-1-4のゲートには、転送線11-1が接続されている。同様に、転送トランジスタ2-2-1、2-2-2、2-2-3、2-2-4のゲートには転送線11-2が接続され、また転送トランジスタ2-3-1、2-3-2、2-3-3、2-3-4のゲートには転送線11-3が接続され、また転送トランジスタ2-4-1、2-4-2、2-4-3、2-4-4のゲートには転送線11-4が接続されている。

【0025】さらに、前記垂直信号線9-1、9-2、9-3、9-4の他端には、水平シフトレジスタ12から供給される選択パルスにより駆動する水平選択トランジスタ13-1、13-2、13-3、13-4をそれぞれ介して、水平信号線14が接続されている。

【0026】前記垂直選択トランジスタ4-1-1、4-2-1のドレイン、及びリセットトランジスタ5-1-1、5-1-2、5-2-1、5-2-2のドレインには、ドレイン線15-1が接続されている。同様に、垂直選択トランジスタ4-1-2、4-2-2のドレイン、及びリセットトランジスタ5-1-3、5-1-4、5-2-3、5-2-4のドレインには、ドレイン線15-2が接続されている。

【0027】さらに、垂直選択トランジスタ4-1-1のソースには増幅トランジスタ3-1-1、3-1-2のドレインが接続され、同様に垂直選択トランジスタ4-1-2のソースには増幅トランジスタ3-1-3、3-1-4のドレインが、垂直選択トランジスタ4-2-1のソースには増幅トランジスタ3-2-1、3-2-2のドレインが、垂直選択トランジスタ4-2-2のソースには増幅トランジスタ3-2-3、3-2-4のドレインがそれぞれ接続されている。なお、通常、前記転送線11-1、11-2、11-3、11-4の他端には、図示しないノイズキャンセラ回路が設けられている。

【0028】次に、この実施の形態のMOS型イメージセンサを用いた固体撮像装置の動作について説明する。転送トランジスタ2-1-1、2-1-2、…、2-4-4のゲートにローレベルが印加され、この転送トランジスタがオンすると、光電変換にてフォトダイオード1-1-1、1-1-2、…、1-4-4に蓄積された信号電荷は、リセットトランジスタ5-1-1、5-1-2、…、5-2-4にて事前に一定電圧にリセットされている拡散層に流れ込み、電位を変化させる。この電位の変化時に、垂直選択トランジスタ4-1-1、4-1-2、…、4-2-2をオンすれば、垂直信号線9-1、9-2、9-3、9-4の端にある負荷トランジスタ10-1、10-2、10-3、10-4と合せて、ソースホロア回路ができる。

【0029】また、増幅トランジスタ3-1-1、3-1-2、…、3-2-4のソース部の電位変化を水平選択トランジスタ13-1、13-2、13-3、13-4を順次オンし、水平信号線14により読み出しを順次繰り返すことにより、2次元的なフォトダイオード1-1-1、1-1-2、…、1-4-4のすべての信号を読み出すことができる。

【0030】この固体撮像装置の構成としては、上下に隣接するフォトダイオードを対にするとともに、左右に

隣接するフォトダイオード対を組み合せ、ドレン線を各画素列間に設けるのではなく1つおきの画素列間に設け、すなわち2つのダイオード対に対して1つのドレン線を設け、2つのフォトダイオード対でドレン線を共通に利用することを特徴とする。

【0031】図2は、図1に示した回路構成を具体化したレイアウトの一部を示す図である。図2において図1と共にるものには同じ符号を付し、符号の後ろの括弧内の記号はS:ソース、D:ドレン、G:ゲートを意味している。

【0032】フォトダイオード対をなすフォトダイオード1-1-1、1-2-1の間には、転送トランジスタ2-1-1、2-2-1のゲート2-1-1(G)、2-2-1(G)が配置され、これらゲート2-1-1(G)、2-2-1(G)の間には共通のドレン2-1-1(D)、2-2-1(D)が配置されている。

【0033】さらに、この共通のドレン2-1-1(D)、2-2-1(D)の左側にはリセットトランジスタ5-1-1、5-1-2のゲート5-1-1(G)、5-1-2(G)が配置され、このゲート5-1-1(G)、5-1-2(G)の左側には前記リセットトランジスタ5-1-1、5-1-2のドレン5-1-1(D)、5-1-2(D)が配置される。

【0034】また、前記フォトダイオード対(1-1-1、1-2-1)と、その水平方向に隣接するフォトダイオード対(1-1-2、1-2-2)との間には、増幅トランジスタ3-1-1、3-1-2、垂直選択トランジスタ4-1-1が配置されている。

【0035】このように、4つのフォトダイオード、転送トランジスタ2-1-1、2-2-1、増幅トランジスタ3-1-1、3-1-2、垂直選択トランジスタ4-1-1、リセットトランジスタ5-1-1、5-1-2、さらに垂直信号線9-1、9-2、ドレン線15-1によりユニットセル(単位セル)を構成している。

【0036】以上のような構成により、ドレン線に接続されているリセットトランジスタ5-1-1、5-1-2のドレンと垂直選択トランジスタ4-1-1のドレンが左右の画素列を構成する左右のフォトダイオード対で共有化できる。

【0037】このように構成された本実施の形態の効果について以下に説明する。本実施の形態の固体撮像装置における水平方向のフォトダイオード間のピッチPHは、

$$PH = WPD + 1.5WISO + 0.5WG \quad \dots (1)$$

となる。ここで、WPDはフォトダイオード幅、WISOは素子分離領域幅、WGはトランジスタゲート幅である。通常、WISO及びWGはほぼ1μm程度であるため、前述の(3)式にて求められるフォトダイオード間のピッチPhに比べて、前記ピッチPHは約1.0μmの水平方向の縮小が図れる。1/4"光学系33万画素VGA対応カメラでは、通常、水平方向のフォトダイオード間のピッチPHは5.6μmなので、この縮小の効果は大

きい。

【0038】また、フォトダイオードから転送される信号電荷の充電すべき静電容量CTは、

$$CT = CFJ + CG + C(FJ-G) \quad \dots (2)$$

となる。ここで、CFJは転送トランジスタ2-1-1、2-2-1の共通ドレンの容量、CGは増幅トランジスタ3-1-1のゲートの容量、C(FJ-G)は転送トランジスタ2-1-1、2-2-1の共通ドレンから増幅トランジスタ3-1-1のゲートまでの配線容量である。よって、この静電容量CTは、前述の(4)式にて求められる静電容量Ctに比べて低減でき、高感度化が図られる。

【0039】通常、 $CFJ = CG = CRS(S) = A$ 、 $C(FJ-G) = C(FJ-RS) = B$ であって、 $A > > B$ または $A = B$ なので、約3割程度の容量低減ができ、同程度の高感度が達成できる。

【0040】以上説明したようにこの実施の形態によれば、2つの画素列に対して1本のドレン線を設けることにより、ユニットセルを縮小化して高集積化を図ることができる。また、2つの画素列からなるユニットセル中の素子分離は3個であり、1画素列当たり1.5個と従来の2個に比べて75%の縮小化を図ることができる。さらに、フォトダイオードからの信号電荷の転送先の容量を小さくすることができ、高感度化が実現できる。

【0041】なお、前記実施の形態では上下に隣接したフォトダイオードを対にした例をもとに説明したが、このようなフォトダイオード対となっていない構造に対しても本発明を適用することができる。

【0042】

【発明の効果】以上述べたように本発明によれば、増幅型のMOSイメージセンサを用いた固体撮像装置において、フォトダイオードを含む単位セルを縮小化してフォトダイオードから転送される信号電荷の転送先の容量を小さくすることにより、高集積化及び高感度化が可能な固体撮像装置を提供することができる。

【図面の簡単な説明】

【図1】この発明の実施の形態の固体撮像装置の構成を示す回路図である。

【図2】図1に示した構成を具体化したレイアウトを示す図である。

【図3】従来の固体撮像装置の構成を示す回路図である。

【図4】図3に示した構成を具体化したレイアウトを示す図である。

【符号の説明】

1-1-1、1-2-1、1-1-2、1-2-2、…、1-3-4、1-4-4
…フォトダイオード

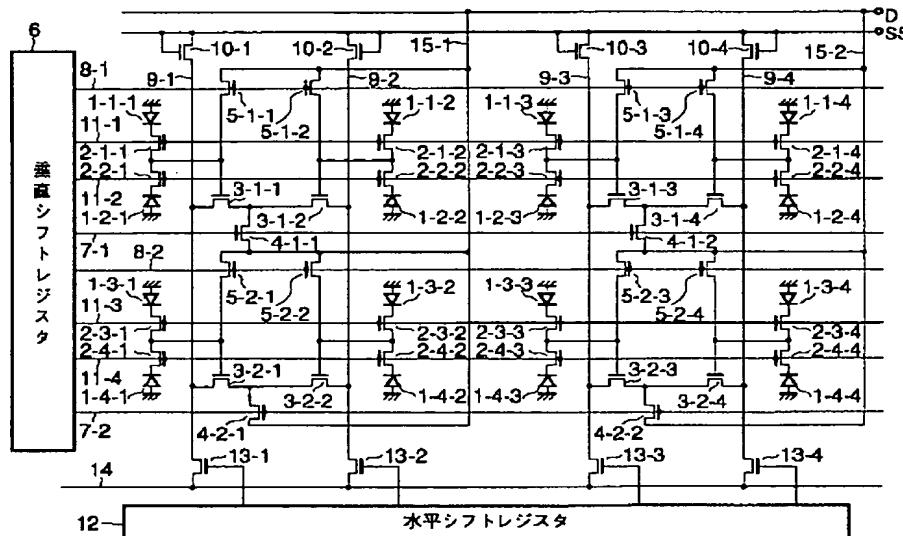
2-1-1、2-2-1、2-1-2、2-2-2、…、2-3-4、2-4-4
…転送トランジスタ

50 3-1-1、3-1-2、…、3-2-4 …増幅トランジスタ

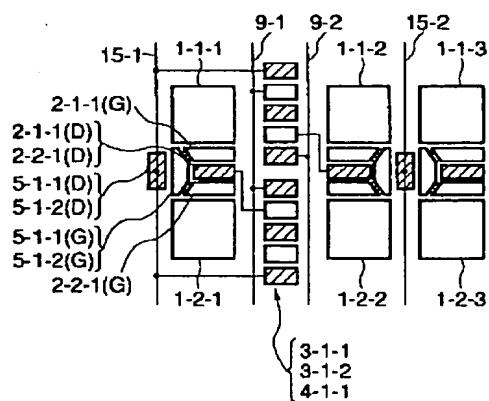
4-1-1、4-1-2、…、4-2-2 …垂直選択トランジスタ
5-1-1、5-1-2、…、5-2-4 …リセットトランジスタ
6 …垂直シフトレジスタ
7-1、7-2 …水平アドレス線
8-1、8-2 …リセット線
9-1、9-2、9-3、9-4 …垂直信号線

10-1、10-2、10-3、10-4…負荷トランジスタ
11-1、11-2、11-3、11-4…転送線
12…水平シフトレジスタ
13-1、13-2、13-3、13-4…水平選択トランジスタ
14…水平信号線
15-1、15-2…ドレイン線

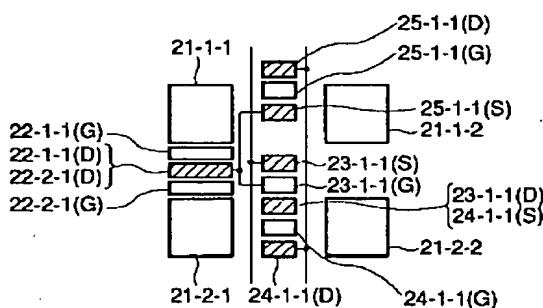
【図1】



〔四二〕



〔図4〕



【図3】

